



## JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11)Publication number: 10307587

(43)Date of publication of application: 17.11.1998

(51)Int.Cl.

G10H 7/02

(21)Application number: 10060373

(71)Applicant:

YAMAHA CORP

(22)Date of filing: 26.02.1998

(72)Inventor:

SHIMIZU MASAHIRO

(30)Priority

Priority number: 09 61723 Priority date: 03.03.1997 Priority country: JP

(54) MUSIC SOUND GENERATING DEVICE AND ITS METHOD

(57)Abstract:



PROBLEM TO BE SOLVED: To provide such a music sound generating device and its method as being capable of freely controlling the pitches of music sounds to be produced and the time-axial compression/elongation of waveform data read out of a waveform memory.

SOLUTION: In the case that music waveforms are stored as a sample value 1 for a long cycle of original waveform, a sample value 2 for a short cycle of original waveform and a sample value 3 for a standardized cycle length CL of stored waveform, the long cycle of original waveform is compressed at a compression rate  $\alpha_1 = CL/L_1$  and the short cycle of original waveform is elongated at a compression rate  $\alpha_2 = CL/L_2$  to form a stored waveform with a cycle standardized into CL and form a waveform memory. The compression rate  $\alpha$  is converted into a compression rate  $\alpha'$  percent to form a cycle data memory, so that the compression rate  $\alpha'$  can be used during reproduction to reproduce the original waveform as it is and perform time-axial compression/ elongation of the waveform data read out for forming music sound waveforms, different in tone from the original waveform.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-307587

(43) 公開日 平成10年(1998)11月17日

(51) Int.Cl.<sup>6</sup>

G10H 7/02

識別記号

F I

G10H 7/00

521M

521R

審査請求 未請求 請求項の数12 F D (全 22 頁)

(21) 出願番号 特願平10-60373

(22) 出願日 平成10年(1998)2月26日

(31) 優先権主張番号 特願平9-61723

(32) 優先日 平9(1997)3月3日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000004075

ヤマハ株式会社

静岡県浜松市中沢町10番1号

(72) 発明者 清水 正宏

静岡県浜松市中沢町10番1号 ヤマハ株式会社内

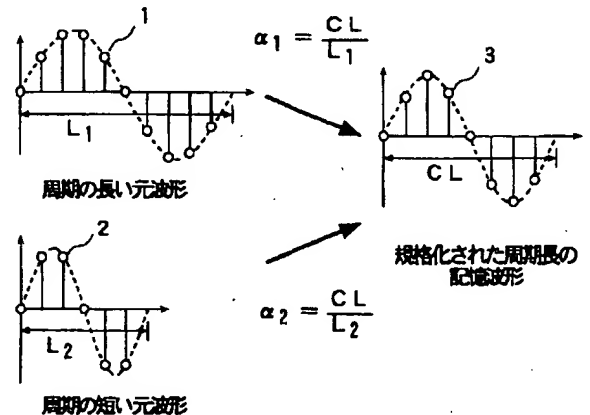
(74) 代理人 弁理士 浅見 保男 (外2名)

(54) 【発明の名称】 楽音発生装置および楽音発生方法

(57) 【要約】

【課題】 生成する楽音のピッチと波形メモリから読み出される波形データの時間軸の圧縮伸張とを自由に制御できる楽音発生装置、楽音発生方法を提供する。

【解決手段】 1は周期の長い元波形のサンプル値、2は周期の長い元波形のサンプル値、3は規格化された周期長CLの記憶波形のサンプル値である。楽音波形を記憶させる際に、周期の長い元波形は圧縮率 $\alpha_1 = CL/L_1$ で圧縮し、周期の短い元波形は圧縮率 $\alpha_2 = CL/L_2$ で伸張して、周期がCLに規格化された記憶波形を形成して波形メモリを作成する。圧縮率 $\alpha$ は、セント単位の圧縮率 $\alpha'$ に変換して周期データメモリを作成し、再生時にこの圧縮率 $\alpha'$ を用いて元波形をそのまま再現したり、読出した波形データの時間軸圧縮伸張を行なうことにより元波形とは異なった音色の楽音波形を生成する。



**【特許請求の範囲】**

【請求項1】 連続した複数周期の楽音波形が1または複数の周期を単位として区切られ周期長が規格化された複数の単位波形データを記憶した波形メモリと、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し、前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出す読出手段と、時間的に変化する仮想アドレスを出力する仮想アドレス出力手段と、前記読出アドレスと前記仮想アドレスとの差に応じて前記読出アドレスと前記規格化された周期長の整数倍だけ異なる交替読出アドレスを発生し、前記読出手段が現在の読出アドレスに替えて前記交替読出アドレスを前記読出アドレスとして前記複数の単位波形データを読み出すように制御する制御手段を有することを特徴とする楽音発生装置。

【請求項2】 前記楽音波形が個々の前記単位波形データに規格化される際の圧縮率を記憶する圧縮率記憶メモリを有し、前記読出手段は、前記圧縮率記憶メモリから前記圧縮率を読み出し、前記単位波形データの読出速度を前記圧縮率に基づいて変更することを特徴とする請求項1に記載の楽音発生装置。

【請求項3】 前記読出手段はカウンタを有し、該カウンタの出力を前記周期長に応じて加工することにより読出アドレスを生成する加工手段を有し、前記周期長に関わらず前記単位波形データを同位相で読み出すことを特徴とする請求項1または2に記載の楽音発生装置。

【請求項4】 前記周期長は、 $n$ ビットで表わされる数に $2^m$ を乗じた数で規格化されたものであり、前記読出手段はカウンタを有し、該カウンタは、前記単位波形データの1周期内の読出アドレスを指定するものであり、前記カウンタの上位ビットにより1つの前記単位波形データの終了を判定する判定手段を有することを特徴とする請求項1または2に記載の楽音発生装置。

【請求項5】 前記カウンタの出力を前記周期長数に応じて加工することにより読出アドレスを生成する加工手段を有し、前記周期長に関わらず前記単位波形データを同位相で読み出すことを特徴とする請求項4に記載の楽音発生装置。

【請求項6】 前記制御手段は、前記読出アドレスと前記仮想アドレスとを前記単位波形データの周期番号を単位として比較することにより、前記読出アドレスと前記仮想アドレスとの差を求めることを特徴とする請求項1ないし5のいずれか1項に記載の楽音発生装置。

【請求項7】 連続した複数周期の楽音波形が1または複数の周期を単位として区切られた複数の単位波形データを記憶した波形メモリと、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し、前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出す読出手段と、該読出手段の読み出している前記単位波形データの番号を出力する番号出力手段

と、時間的に変化する仮想アドレスを出力する仮想アドレス出力手段と、前記番号と前記仮想アドレスとの差が所定値以上になったことを検出し、前記差が小さくなるよう、前記読出手段の生成する前記読出アドレスを変更する制御をする制御手段を有することを特徴とする楽音発生装置。

【請求項8】 連続した複数周期の楽音波形が1または複数の周期を単位として区切られた複数の単位波形データを記憶した波形メモリと、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し、前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出す読出手段と、時間経過に応じて連続的に変化する仮想アドレスを出力する仮想アドレス出力手段と、所定のタイミングで、前記仮想アドレス出力手段の出力する仮想アドレスの値を、その現在値とは離れた別の値にジャンプさせるジャンプ手段と、前記読出アドレスと前記仮想アドレスとの差が所定値以上になったことを検出し、前記差が小さくなるよう、前記読出手段の生成する前記読出アドレスを変更する制御をする制御手段を有することを特徴とする楽音発生装置。

【請求項9】 前記所定のタイミングは、前記仮想アドレスが所定のループエンドアドレスを超えたときであり、前記別の値は、前記ループエンドアドレスより前に設定された所定のループスタートアドレスであることを特徴とする請求項8に記載の楽音発生装置。

【請求項10】 連続した複数周期の楽音波形が1または複数の周期を単位として区切られ周期長が規格化された複数の単位波形データを記憶した波形メモリを用いて楽音を発生させる楽音発生方法であって、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出すとともに、時間的に変化する仮想アドレスを出力する第1ステップと、前記読出アドレスと前記仮想アドレスとの差に応じて前記読出アドレスと前記規格化された周期長の整数倍だけ異なる交替読出アドレスを発生する第2ステップと、現在の読出アドレスに替えて前記交替読出アドレスを前記読出アドレスとし、前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出す第3ステップを含むことを特徴とする楽音発生方法。

【請求項11】 連続した複数周期の楽音波形が1または複数の周期を単位として区切られた複数の単位波形データを記憶した波形メモリを用いて楽音を発生させる楽音発生方法であって、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出すとともに、読み出している前記単位波形データの番号および時間的に変化する仮想アドレスを出力する第1ステップと、前記番号と前記仮想アドレスとの差が所定値以上になったことを検出し、前記差が小さくなるよ

う、前記読出アドレスを変更する第2ステップを含むことを特徴とする楽音発生方法。

【請求項12】 連続した複数周期の楽音波形が1または複数の周期を単位として区切られた複数の単位波形データを記憶した波形メモリを用いて楽音を発生させる楽音発生方法であって、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出すとともに、時間経過に応じて連続的に変化しかつ所定のタイミングで現在値とは離れた別の値にジャンプする仮想アドレスを出力する第1ステップと、前記読出アドレスと前記仮想アドレスとの差が所定値以上になったことを検出し、前記差が小さくなるよう、前記読出アドレスを変更する第2ステップを含むことを特徴とする楽音発生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、波形メモリに記憶された波形データを用いて楽音波形を生成する楽音発生装置および楽音発生方法に関するものである。この楽音発生装置および楽音発生方法は、例えば、電子楽器の音源に用いることができる。

【0002】

【従来の技術】 従来より、波形メモリに記憶された波形データを、発生する楽音のピッチに応じた速さで読み出し、読み出された波形データのエンベロープ等を制御して楽音波形を形成する楽音発生装置が知られている。このような波形メモリを用いた楽音発生装置では、波形再生時に音色を制御する方法が限られてしまう。波形メモリ中に複数の波形データを用意し、その波形データの中から演奏データに応じた音色の波形データを選択し、これを読み出して楽音を形成することができる。しかし、ある特定の演奏表現で演奏され、この演奏表現に応じた特性を有する波形を波形メモリに記憶させる場合、1つの演奏表現だけを取り上げてみても、短い時間のスラー、長い時間のスラーといったように発生する楽音波形の形状は多様に変化し、これらの楽音波形を全て記憶させることは現実的でない。したがって、演奏データに応じて音色を制御したい場合には、波形メモリから読み出された波形データを、演奏データに応じた周波数特性を有するディジタルフィルタで加工する方法が一般的である。

【0003】 いずれにしても、波形データの読み出しは、生成すべき楽音のピッチに応じて制御されるだけで、読み出される波形データの時間軸を、ピッチに関係なく自由に制御することができないという問題があった。例えば、読出レートを速くすればピッチが上がるが、波形の全体長が短くなり、逆に読出レートを遅くすればピッチが下がるが、波形の全体長が長くなる。1波形の中の立上り部分、中央部分、立下り部分といった個

々の時間長を制御する場合でも同様に楽音のピッチで決定されていた。

【0004】 読み出される波形データの時間軸を自由に制御できれば、波形再生時に、1種類の波形データから生成可能な音色の種類を増やすことができる。例えば、ピッチを変えずにアタック長を変えることで異なる音色を生成できる。また、演奏場面を飛躍的に広げることでもできる。例えば、スラー波形を読み出す際には、ピッチを変えずに時間軸方向に波形を縮めれば、録音時のスラーよりも短い時間のスラーを、伸ばせば長い時間のスラーを生成することができる。ビブラート波形を読み出す際に、ピッチを変えずに時間軸方向に波形を伸ばせばビブラートがゆっくりしたものとなり、縮めればビブラートが早くなる。いずれも、ピッチと無関係に時間軸方向に波形を伸ばしたり縮めたりする必要がある。

【0005】 一方、録音再生技術分野では、早口の言葉を聞き取りやすくするためにピッチを変えずに時間軸方向に音声波形を伸ばす技術、2倍速再生時に再生音声のピッチを元のピッチに戻す技術などが知られている。このような技術を上述した楽音発生装置に適用することが考えられる。しかし、楽音波形データのピッチは波形データの進行に従ってダイナミックに変動している。上述した従来の時間軸圧縮伸張技術は、ピッチ制御を必要としない音声のための技術であり、電子楽器の音源のようにセント単位のピッチ制御が必要な場合への適用は容易ではない。また、楽音波形は、演奏データに応じて各発音毎に異なる態様で制御しなければならないのに対し、従来の時間軸圧縮伸張技術は、入力する波形データを一律に処理するためのものであり、楽音波形データの読出レートを、生成すべき楽音のピッチに応じて自由に制御することはできないという問題があった。

【0006】 そのため、演奏表現に応じた特性を有する波形データを波形メモリに記憶し、読み出し時にこの楽音波形を部分的に飛び越せたり、繰り返したりして楽音波形の形状を変えようとする場合、元の波形データを微細に眺めれば、各周期は一定していない。したがって、波形メモリからの読み出し時に、読み出された波形データをそのままの形で、部分的な抜き取りや繰り返しをしようすると、境界でのつながりが悪く、また、つなぎ合わせの波形処理操作が困難であった。

【0007】

【発明が解決しようとする課題】 本発明は、上述した問題を解決するためになされたもので、生成する楽音のピッチと波形メモリから読み出される波形データの時間軸の圧縮伸張とを自由に制御することができるとともに、複数の部分的な波形データのつながりを良くすることができる楽音発生装置および楽音発生方法を提供することを目的とするものである。

【0008】

【課題を解決するための手段】 請求項1に記載の発明に

おいては、連続した複数周期の楽音波形が1または複数の周期を単位として区切れ周期長が規格化された複数の単位波形データを記憶した波形メモリと、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し、前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出す読出手段と、時間的に変化する仮想アドレスを出力する仮想アドレス出力手段と、前記読出アドレスと前記仮想アドレスとの差に応じて前記読出アドレスから前記規格化された周期長の整数倍だけ異なる交替読出アドレスを発生し、前記読出手段が現在の読出アドレスに替えて前記交替読出アドレスを前記読出アドレスとして前記複数の単位波形データを読み出すように制御する制御手段を有するものである。したがって、仮想アドレスにより時間軸の圧縮伸張を制御することができ、生成する楽音のピッチと波形メモリから読み出される波形データの時間軸の圧縮伸張とを自由に制御することができる。また、波形データの読み出しの途中においても、時間軸方向の圧縮率を精密に制御することができる。単位波形データが1または複数の周期を単位として区切られているから、単位波形データのつながりが良くなる。単位波形データが規格化されているため、現在の読出アドレスから周期長の整数倍だけ異なる交替読出アドレスを発生させることができ、読出アドレスが交替する時の単位波形データのつながりをよくする制御が容易である。

【0009】請求項2に記載の発明においては、請求項1に記載の楽音発生装置において、前記楽音波形が個々の前記単位波形データに規格化される際の圧縮率を記憶する圧縮率記憶メモリを有し、前記読出手段は、前記圧縮率記憶メモリから前記圧縮率を読み出し、前記単位波形データの読出速度を前記圧縮率に基づいて変更するものである。したがって、規格化前の波形と同じ形状の波形を再生できるだけでなく、規格化前の録音波形の特徴を残した状態で各種のピッチ変調等が可能となる。

【0010】請求項3に記載の発明においては、請求項1または2に記載の楽音発生装置において、前記読出手段はカウンタを有し、該カウンタの出力を前記周期長に応じて加工することにより読出アドレスを生成する加工手段を有し、前記周期長に関わらず前記単位波形データを同位相で読み出すものである。したがって、波形メモリから複数の単位波形データを順次同位相で読み出す場合に、単位波形データの周期長が異なっているとしても、同一のカウンタでそのまま読出アドレスを生成することができる。また、時分割による同時処理で波形メモリから2つの単位波形データを同時に同位相で読み出す場合に、各単位波形データの周期長が異なっているとしても同一のカウンタで読出アドレスを生成することができる。

【0011】請求項4に記載の発明においては、請求項1または2に記載の楽音発生装置において、前記周期長は、 $n$ ビットで表わされる数に $2^m$ を乗じた数で規格化

されたものであり、前記読出手段はカウンタを有し、該カウンタは、前記単位波形データの1周期内の読出アドレスを指定するものであり、前記カウンタの上位ビットにより1つの前記単位波形データの終了を判定する判定手段を有するものである。したがって、波形メモリから複数の単位波形データを順次同位相で読み出す場合に、単位波形データの周期長が異なっているとしても、波形メモリに記憶された単位波形データの終了の判定を同一のカウンタの上位ビットの判定だけで行うことができる。また、時分割による同時処理で波形メモリから2つの単位波形データを同時に同位相で読み出す場合に、各単位波形データの周期長が異なっているとしても同一のカウンタで各系列毎に単位波形データの終了の判定を行うことができる。

【0012】請求項5に記載の発明においては、請求項4に記載の楽音発生装置において、前記カウンタの出力を前記周期長に応じて加工することにより読出アドレスを生成する加工手段を有し、前記周期長に関わらず前記単位波形データを同位相で読み出すものである。したがって、請求項3に記載の発明および請求項4に記載の発明の作用を合わせた作用を奏し、単位波形データの周期長が異なっている場合にも1つのカウンタで対応することができる。

【0013】請求項6に記載の発明においては、請求項1ないし5のいずれか1項に記載の楽音発生装置において、前記制御手段は、前記読出アドレスと前記仮想アドレスとを前記単位波形データの周期番号を単位として比較することにより、前記読出アドレスと前記仮想アドレスとの差を求めるものである。したがって、周期単位の比較であるから、仮想アドレスの発生と比較を少ないビット数で簡単に行うことができる。

【0014】請求項7に記載の発明においては、楽音発生装置において、連続した複数周期の楽音波形が1または複数の周期を単位として区切られた複数の単位波形データを記憶した波形メモリと、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し、前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出す読出手段と、該読出手段の読み出している前記単位波形データの番号を出力する番号出力手段と、時間的に変化する仮想アドレスを出力する仮想アドレス出力手段と、前記番号と前記仮想アドレスとの差が所定値以上になったことを検出し、前記差が小さくなるよう、前記読出手段の生成する前記読出アドレスを変更する制御をする制御手段を有するものである。したがって、仮想アドレスにより時間軸の圧縮伸張を制御することができ、生成する楽音のピッチと波形メモリから読み出される波形データの時間軸の圧縮伸張とを自由に制御することができ、波形データの読み出しの途中においても、時間軸方向の圧縮率を精密に制御することができる。単位波形データが1または複数の周期を単位として

区切られているから、単位波形データのつながりが良くなる。読出アドレスと仮想アドレスとの差の判定処理が簡略化され、制御が容易である。

【0015】請求項8に記載の発明においては、楽音発生装置において、連続した複数周期の楽音波形が1または複数の周期を単位として区切られた複数の単位波形データを記憶した波形メモリと、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し、前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出す読出手段と、時間経過に応じて連続的に変化する仮想アドレスを出力する仮想アドレス出力手段と、所定のタイミングで、前記仮想アドレス出力手段の出力する仮想アドレスの値を、その現在値とは離れた別の値にジャンプさせるジャンプ手段と、前記読出アドレスと前記仮想アドレスとの差が所定値以上になったことを検出し、前記差が小さくなるよう、前記読出手段の生成する前記読出アドレスを変更する制御をする制御手段を有するものである。したがって、仮想アドレスにより時間軸の圧縮伸張を制御することができ、生成する楽音のピッチと波形メモリから読み出される波形データの時間軸の圧縮伸張とを自由に制御することができ、波形データの読み出しの途中においても、時間軸方向の圧縮率を精密に制御することができる。単位波形データが1または複数の周期を単位として区切られているから、単位波形データのつながりが良くなる。時間軸の圧縮伸張と波形の読出アドレスのジャンプによる波形接続とを、1つの関数「仮想アドレス」で同時に制御することができ、制御が容易である。

【0016】請求項9に記載の発明においては、請求項8に記載の楽音発生装置において、前記所定のタイミングは、前記仮想アドレスが所定のループエンドアドレスを超えたときであり、前記別の値は、前記ループエンドアドレスより前に設定された所定のループスタートアドレスである。したがって、時間軸圧縮伸張用の「仮想アドレス」のループ制御だけで、読出アドレスのループが同時に制御できる。

【0017】請求項10に記載の発明においては、連続した複数周期の楽音波形が1または複数の周期を単位として区切られ周期長が規格化された複数の単位波形データを記憶した波形メモリを用いて楽音を発生させる楽音発生方法であって、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出すとともに、時間的に変化する仮想アドレスを出力する第1ステップと、前記読出アドレスと前記仮想アドレスとの差に応じて前記読出アドレスと前記規格化された周期長の整数倍だけ異なる交替読出アドレスを発生する第2ステップと、現在の読出アドレスに替えて前記交替読出アドレスを前記読出アドレスとし、前記読出アドレスにより前記波形メモリから前記複数の単位波形データ

を読み出す第3ステップを含むものである。したがって、請求項1に記載の楽音発生装置の発明と同様な作用を奏することになる。

【0018】なお、請求項10に記載の発明において、さらに、前記波形メモリに加えて、前記楽音波形が個々の前記単位波形データに規格化される際の圧縮率を記憶する圧縮率記憶メモリを用い、前記第1および第3ステップの各ステップ内において、前記圧縮率記憶メモリから圧縮率を読み出すステップと、前記波形メモリから単位波形データを読み出す読出速度を前記圧縮率に基づいて変更するステップを含む楽音発生方法とすれば、請求項2に記載の楽音発生装置の発明と同様な作用を奏することになる。

【0019】また、請求項10に記載の発明、あるいは、さらに圧縮率記憶メモリを用いる上述した楽音発生方法において、さらに、前記第1および第3ステップの各ステップ内に、前記指定された楽音ピッチに応じた値をカウントするステップと、カウント出力を前記周期長に応じて加工することにより読出アドレスを生成するステップを含むようにし、前記周期長に関わらず前記単位波形データを同位相で読み出す楽音発生方法とすれば、請求項3に記載の楽音発生装置の発明と同様な作用を奏することになる。

【0020】また、請求項10に記載の発明、あるいは、さらに圧縮率記憶メモリを用いる上述した楽音発生方法において、さらに、前記周期長を $n$ ビットで表わされる数に $2^m$ を乗じた数で規格化されたものとし、前記第1および第3ステップの各ステップ内に、前記指定された楽音ピッチに応じた値をカウントすることにより前記単位波形データの1周期内の読出アドレスを指定するステップと、カウント出力の上位ビットにより1つの前記単位波形データの終了を判定するステップを含む楽音発生方法とすれば、請求項4に記載の楽音発生装置の発明と同様な作用を奏することになる。

【0021】また、前記周期長を $n$ ビットで表わされる数に $2^m$ を乗じた数で規格化された上述した楽音発生方法において、さらに加えて、前記第1および第3ステップの各ステップ内に、前記カウント出力を前記周期長数に応じて加工することにより読出アドレスを生成するステップを含むようにし、前記周期長に関わらず前記単位波形データを同位相で読み出す楽音発生方法とすれば、請求項5に記載の楽音発生装置の発明と同様な作用を奏することになる。

【0022】また、請求項10に記載の発明ないし前記第1および第3ステップの各ステップ内に上述した種々のステップを含む楽音発生方法において、さらに加えて、前記第2のステップ内に、前記読出アドレスと前記仮想アドレスとを前記単位波形データの周期番号を単位として比較するステップを含むようにし、前記読出アドレスと前記仮想アドレスとの差を求めるようにすれば、

請求項6に記載の楽音発生装置の発明と同様な作用を奏することになる。

【0023】請求項11に記載の発明においては、連続した複数周期の楽音波形が1または複数の周期を単位として区切られた複数の単位波形データを記憶した波形メモリを用いて楽音を発生させる楽音発生方法であって、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出すとともに、読み出している前記単位波形データの番号および時間的に変化する仮想アドレスを出力する第1ステップと、前記番号と前記仮想アドレスとの差が所定値以上になったことを検出し、前記差が小さくなるよう、前記読出アドレスを変更する第2ステップを含むものである。したがって、請求項7に記載の楽音発生装置の発明と同様な作用を奏する。

【0024】請求項12に記載の発明においては、連続した複数周期の楽音波形が1または複数の周期を単位として区切られた複数の単位波形データを記憶した波形メモリを用いて楽音を発生させる楽音発生方法であって、指定された楽音ピッチに応じた速度で増加する読出アドレスを生成し前記読出アドレスにより前記波形メモリから前記複数の単位波形データを読み出すとともに、時間経過に応じて連続的に変化しかつ所定のタイミングで現在値とは離れた別の値にジャンプする仮想アドレスを出力する第1ステップと、前記読出アドレスと前記仮想アドレスとの差が所定値以上になったことを検出し、前記差が小さくなるよう、前記読出アドレスを変更する第2ステップを含むものである。したがって、請求項8に記載の楽音発生装置の発明と同様な作用を奏する。

【0025】なお、さらに、請求項12に記載の発明において、前記所定のタイミングが、前記仮想アドレスが所定のループエンドアドレスを超えたときであり、前記別の値が、前記ループエンドアドレスより前に設定された所定のループスタートアドレスであるようにした楽音発生方法とすれば、請求項9に記載の発明と同様な作用を奏することになる。

【0026】上述した請求項1ないし請求項9の各請求項に記載の楽音発生装置を構成する各手段は、ハードウェアにより実現することができる。また、コンピュータを、上述した各手段として機能させるためのプログラムを作成することができる。このプログラムを記録媒体に記録し、記録媒体からこのプログラムをコンピュータで読み取り可能にすることができる。また、上述した請求項10ないし請求項12の各請求項に記載の楽音発生方法を構成する各ステップは、ハードウェアにより実現することができる。また、コンピュータに上述した各ステップを実行させるためのプログラムを作成することができる。このプログラムを記録媒体に記録し、このプログラムをコンピュータで読み取り可能にすることができ

る。

【0027】

【発明の実施の形態】図1ないし図6を参照し、最初に波形準備の段階について説明する。図1は、本発明の楽音発生装置および楽音発生方法に用いる波形メモリに記憶させる楽音波形データの加工方法の原理的説明図である。図中、1は周期の長い元波形（周期長 $L_1$ ）のサンプル値、2は周期の短い元波形（周期長 $L_2$ ）のサンプル値、3は規格化された周期長 $CL$ （Cycle Length）の記憶波形のサンプル値である。楽音波形を記憶させる際に、周期の長い元波形は、圧縮率 $\alpha_1 = CL/L_1$ で圧縮し、周期の短い元波形は、圧縮率 $\alpha_2 = CL/L_2$ で伸張して、周期が $CL$ に規格化された記憶波形を形成して波形メモリに記憶する。

【0028】ここでの圧縮および伸張は、いわゆるサンプリングレート変換の技術を用いて波形データのサンプリング周波数を変更することで実現され、それにより1周期あたりのサンプル数が増加する。例えば、1周期あたり100サンプルの波形データのサンプリング周波数を1.5倍すれば1周期あたり150サンプルの波形データが得られ、元波形は圧縮率 $\alpha_2 = 150/100$ で伸張され、周期長が150サンプルに規格化された記憶波形を形成して波形メモリに記憶される。このように、波形準備処理では、圧縮伸張により元波形の長さが $\alpha$ 倍された記憶波形が生成される。

【0029】具体的には、楽音波形データから、同位相となる時点を検出して、ここを元波形の区切りポイントとして指定し、このポイント間を1周期と定めて、その間のサンプル数が予め定められたサンプル数となるようにサンプル値を補間する処理を行い、規格化された周期長 $CL$ の記憶波形のサンプル値3を得る。サンプリング周波数が一定であるので、1周期あたりのサンプル数で周期長を表すことができる。上述した波形処理における、1周期あたりのサンプル数の増減により、周期長が圧縮または伸張されることになる。なお、 $\alpha_2 = CL/L_2$ は、1を超える値をとるが、圧縮の場合と同じ演算式を用いるために伸張も圧縮率 $\alpha$ で表現している。

【0030】周期の切れ目のポイントとしては、楽音波形を1つのポイントまで読み出し終わったときに、その時点で、別の任意のポイントから始まる波形の読み出しに直接つないだ場合でも、波形が比較的滑らかにつながり、比較的ノイズの発生しにくい位置が選ばれている。本発明では、それを同位相ポイントと呼んでいる。例えば、振幅値がゼロのゼロクロスポイントが好適である。同位相ポイントで区切られた範囲が複数周期の波形データの各1周期であり、その長さが所定長に規格化され、規格化処理後の単位波形データが波形メモリに記憶される。

【0031】このように、本発明では、波形データの各周期長を規格化したものであり、周期長 $CL$ を一定値に



揃えた単位波形データに加工してから波形メモリに記憶させるとともに、元波形に対する規格化された単位波形データの圧縮率 $\alpha$ も周期データメモリに記憶しておき、再生時にこの圧縮率 $\alpha$ を用いて元波形をそのまま再現したり、読み出した波形データの時間軸圧縮伸張を行なうことにより元波形とは異なった音色の楽音波形を生成することを可能とする。波形メモリに記憶する複数周期の波形データの各周期の長さをあらかじめ規格化してあるため、波形データの読出時に、波形データのある周期の読み出しから別の周期の読み出しへと簡単に切換えできるようになる。

【0032】図2は、本発明の楽音発生装置および楽音発生方法に用いる波形メモリを作成する第1の装置の概要構成図である。図中、11は録音再生部、12は周期長規格化部、13は各周期長指定部、14は波形データ書込部、15は周期データ書込部である。

【0033】波形入力は、録音再生部11においてデジタル録音されている。この再生時に、録音された複数周期の波形データは、各周期長指定部13において、波形データの各周期の長さを自動的に検出、ないしは、ユーザの操作子の操作により指定して、各周期の長さ、図1の例では、 $L_1$ 、 $L_2$ を判定し、圧縮率 $\alpha$ を決定する。圧縮率 $\alpha$ は、規格化した周期長を元波形の周期長で割った値である。周期長規格化部12では、決定された圧縮率 $\alpha$ に基づき圧縮伸張を行って、複数周期の波形データの各周期長 $CL$ を所定の長さに揃えて規格化した波形データを作成する。波形データ書込部14は規格化された波形データで波形メモリを作成し、周期データ書込部15は圧縮率 $\alpha$ 、または、これをセント単位の圧縮率 $\alpha'$ に変換して周期データメモリを作成する。

【0034】後述する本発明の楽音発生装置および楽音発生方法の実施の形態では、上述した方法で準備された波形データを使用するが、次に示すような装置で波形データを作成することもできる。図3は、本発明の楽音発生装置および楽音発生方法に用いる波形メモリを作成する第2の装置の概要構成図である。図中、図2と同様な部分には同じ符号を付して説明を省略する。21は分離部、22は非周期波形書込部である。図2に示した第1の装置に比べて、分離部21で、録音した波形データを周期成分と非周期成分に分離し、非周期成分については非周期波形書込部22によりそのまま、波形メモリに書き込み、周期成分については、図2に示した第1の装置と同様に、周期長を所定の長さに揃えて、波形メモリに記憶したものである。非周期波形と周期波形とは、同期をとって読み出すことができるように記憶される。

【0035】分離部としては、例えば、周期成分の多い周波数帯域を分離するフィルタあるいは、1波形中で周期成分の多い期間を分離するゲート回路等を用いることができる。このような非周期波形データと周期波形データとを使用した楽音形成では、音源の2チャンネルを使用

し、そのうち1チャンネルで非周期波形データを通常の方式で読み出し、もう1つのチャンネルで周期波形データの時間軸圧縮伸張を行いつつ読み出すようにする。

【0036】図4は、本発明の楽音発生装置および楽音発生方法において、波形メモリに記憶される波形データの記憶形式の模式的説明図である。図中、図4(a)は立上りから立下りまでの一連の全波形を記憶した例であり、図4(b)は、アタック部の波形とループ部の波形とを切り出して波形メモリに記憶した例である。

【0037】図4(a)に示されるように、自然楽器の複数周期の演奏音は、波形データの1周期の長さを所定の規格化された長さに揃えられ、言い換えれば、1周期当たり所定数のサンプル値となるようにして、波形メモリの各番地に立上りから立下りまで順番に記憶されている。図中、 $A_0 \sim A_{n-1}$ は、規格化された波形データの周期1～周期 $n-1$ の先頭番地である。複数周期の元波形の上で、1周期毎のそれぞれの同位相ポイントを決定し、この同位相ポイントの間が周期長 $CL$ になるように規格化が行われる。その結果、規格後の各周期 $i$ の先頭番地 $A_i$ は、周期長 $CL$ に等しい一定間隔おきである。

【0038】図4(b)においては、自然楽器の演奏音を再生した際に、アタック部の波形とループ部の波形とを抽出したものである。図4(a)と同様に、 $A_0 \sim A_n$ は、規格化された波形データの周期1～周期 $n$ の先頭番地であり、先頭番地は周期長 $CL$ に等しい一定間隔おきである。アタック部の波形データは、先頭番地 $AS = A_0$ からの波形データの周期0～周期 $m-1$ であり、ループ部の波形データは、先頭番地 $LS = A_m$ からの波形データの周期 $m \sim$ 周期 $n$ である。定常波形や、ビブラート、トレモロ、トリルなどの周期性を有する変調波形の変調周波数の1周期分などをループ部の波形データとする。変調周波数は、例えば、ビブラート等では数 $H_z \sim$ 数十 $H_z$ くらいの周波数である。また、変調周波数の複数周期分をループ部としてもよい。

【0039】なお、ループ部の終端から先端に戻る部分を滑らかにするため、ループ部用に切り出した波形の終端と先端の波形とをクロスフェードして得られた波形をループ部の終わりの部分に記憶してもよい。また、アタック部の波形の途中を抜いて、その両側でクロスフェードして、アタック部の長さを短縮して記憶させてもよい。図4(b)においても、各1周期の圧縮率 $\alpha$ が周期データとして記憶される。ただし、アタック部以外では、圧縮率が余り変化しないため、複数周期に一度記憶させるだけでもよい。

【0040】上述した説明では、規格化された波形データは、音高に関係なく一律に同一周期長、言い換えれば、1周期当たりのサンプル数を同じにしていた。しかし、規格化する周期長 $CL$ を、音高等に応じて変えることができる。図5は、周期長の規格化の第1、第2の例



を示す説明図である。図5(a)は、第1の例を示すもので、音色や音高によらないで1つの波形データの中の各周期の長さを揃えたものである。例えば、1周期長を1k(1024)サンプルとしたものである。以下の例でも、1kサンプルを基準値として説明するが、この値は説明用の数値例である。

【0041】図5(b)は、第2の例を示すもので、1オクターブの各音域毎に、揃える周期の長さを異ならせたものである。音域毎にメモリバンクを割り当て、G0~F#1の音域は、1周期のサンプル数を1024サンプルとしているが、1オクターブ上がる毎にサンプル数を半分にし、G7~F#8の音域は、8サンプルとしている。1つの波形データの中では、同じ周期長(サンプル数)に揃えられている。

【0042】なお、複数周期を1つの単位波形データとしてもよい。例えば、G1~F#2の音域では、2周期を1つにして1024サンプルの単位波形データとする。波形メモリの読み出し時に、複数の単位波形の周期を特定するための周期番号の桁数が少なくなり、カウンタのビット数を減らすことができる。高いオクターブの音域では、特にサンプル数が少ないために有効である。

【0043】図6は、周期長の規格化の第3の例を示す説明図である。半音の4つ毎に区分した音域毎に揃える周期の長さを異ならせたものである。音域毎にメモリバンクを割り当て、G0~A#0の音域は、1周期のサンプル数を1536サンプルとしているが、音域が1つ上がる毎にサンプル数を5/6~3/4にしている。シフトダウン数については、後述するが、1024ビットのカウントに付加したシフトレジスタの動作を示している。1つの波形データの中では、同じ周期数(サンプル数)に揃えられている。

【0044】上述した説明では、1つの立上りから立下りまでの波形中の各周期長は、その波形の音域によって異なる長さに揃えられていたが、アタックの周期長を増やし、サステインの周期長を減らすといったように、発音途中で発音期間に応じて切り換えるようにしてもよい。また、上述した例は、1つの音色に属する波形データの中での例であり、複数の音色の波形データが用意される場合は、各音色毎に独立に周期長を決めればよい。

【0045】上述した変形例では、音域や発音期間、音色等によって周期長を異ならせたが、それでも、周期長を全く規格化しない場合に比べて、単位波形の終了の検出が1周期のサンプル数を計数するカウンタで容易に検出することができ、次の単位波形の波形の先頭アドレスに移ることができる。また、単位波形同士のつながりがよくなる。1つの音色の中で、複数のバリエーションの波形データ(タッチ強/弱の波形や、変調あり/なしの波形等)を用意する場合に、各波形データの周期の切り方を互いに同位相になるようにしておく。そうしておけば、ノイズを抑えつつ1つのバリエーションの波形デー

タのある周期の読み出しの途中で、異なるバリエーションの波形データの任意の周期の読み出しに切り換えることができる。

【0046】図7は、本発明の楽音発生装置および楽音発生方法の実施の一形態を説明するための全体構成図である。図中、31は演奏入力部、32は設定入力部、33は制御部、34は音源部、35は制御レジスタ部、36は波形発生部、37は音量制御部、38はCH累算部、39はDAC、40はサウンドシステムである。

【0047】演奏入力部31は、MIDIキーボード、MIDIギター、ホイール操作子、ペダル操作子、ジョイスティック等の演奏操作子、ないし、それらの中の任意の操作子の組み合わせ、および、自動演奏装置等であり、MIDIイベント等の演奏情報を供給する。設定入力部32は、表示器、パネルスイッチ、スライダ、ジョグダイヤル等であり、ユーザが操作することにより、設定情報を入力するとともに、設定情報等の表示を行う。制御部33は、CPU、ROM、RAM、その他の周辺回路を含み、設定情報に応じて楽音波形発生装置の各種設定や、演奏入力に応じて音源部34に対する発音制御を行う。

【0048】音源部36内の制御レジスタ部35は、制御部33から、音色指定データ、ピッチデータ、エンベロープデータ、発音開始終了データなどのデータを受け取って保持する。波形発生部34は、制御レジスタ部35から制御データを受けて時分割で複数チャンネル分の波形を生成する。音量制御部37は、生成された各チャンネルの波形に、楽音の立ち上がりから終わりまでの音量変化特性を付与するもので、ノートオン後に、アタック、ディケイ、サステイン、リリース(ADSR)型のエンベロープを発生しつつ、波形発生部36が生成した波形にエンベロープを乗じて音量を制御する。

【0049】以上の、波形発生部36、音量制御部37の動作は、各発音チャンネル毎に独立して行われ、CH累算部38は、エンベロープ特性を付与された複数チャンネルの波形を合成して、DAC(D/A変換器)39に供給し、DAC39は、アナログ信号に戻された波形をサウンドシステム40に出力する。

【0050】図8は、図7に示した波形発生部の内部構成図である。図中、51、52は加算部、53はFナンバ発生部、54はカウンタ部、55は波形選択部、56はLPF、57はスタートアドレスおよび周期長記憶部、58は周期データ記憶部、59は第1の周期番号レジスタ、60は第2の周期番号レジスタ、61は第1の加工部、62は第2の加工部、63は波形メモリ、64は第1の補間部、65は第2の補間部、66はクロスフェード合成部、67は仮想アドレスカウンタ部である。

【0051】この実施の形態では、各発音チャンネル毎に、読出アドレスをずらせて波形メモリ63から2系列の読み出しを行う。仮想アドレスカウンタ部67は、時

間の経過とともに波形メモリ63から波形データを読み出すべき位置の軌跡を指示し、波形選択部55は、この仮想アドレスVAの示すアドレスを目標として、2系列を交替させることにより読み出すアドレスを追従させる。それとともに、クロスフェード合成部66を制御して、2系列の一方の選択または両系列の合成をする。1つの波形データの連続した周期を順次読み出す場合は、2系列のうちのいずれか一方だけを使用して読み出しを行う。読み出す周期がジャンプする場合には、一方の系列では、直前に読み出していた周期に続く周期を読み出しつつ、もう一方の系列でジャンプ先の新たな周期の読み出しを行い、その2波形をクロスフェード合成部66で合成して波形のつながりを良くしている。

【0052】この実施の形態では、波形メモリ63に記憶された単位波形内のサンプル点のアドレスを指示する位相データとして、Fナンバ（周波数ナンバ）演算方式を採用している。各鍵の音高周波数に比例した数値をカウンタ部54で累算してその整数部を単位波形内のサンプル点のアドレスとして、サンプル値を実時間で読み出すものである。

【0053】各鍵の音高周波数に比例したノートナンバ（セント単位）は、加算部51においてはピッチベンド等のピッチずれ入力（セント単位）と加算され、加算部52においては、LPF（ローパスフィルタ）56の出力と加算され、Fナンバ発生部53に入力される。ピッチずれの入力データとしては、この他に、基準ピッチからのずれを指定するデチューンデータや、LFO（低周波発振器）の発生する低周波波形データ、ピッチエンベロープ発生器の発生するピッチエンベロープデータ等があり、これらのデータをそれぞれ単独で、あるいは、複数混合してFナンバ発生部53に供給する。

【0054】LPF56は、デジタルローパスフィルタであり、周期データ記憶部58から、単位波形毎の圧縮率 $\alpha'$ を受け取り、滑らかな変化となるようにフィルタリングを行なって加算部52に圧縮率 $\alpha'$ を出力する。この周期データ記憶部58は、選択された波形データを加工した際に使用した各周期の圧縮率 $\alpha$ をセント単位に変換した圧縮率 $\alpha'$ を記憶したものである。上述したノートナンバおよびピッチずれの入力データは、いずれもセント単位であるため、乗算すべきところを加算で済ますことができる。

【0055】圧縮率 $\alpha'$ を加算することで、周波数的には、圧縮率を乗算したことになり、規格化された単位波形データの周期長が、規格化前の変動している周期長に戻される。規格化された周期長をそのまま使い、変動している録音時の波形データに戻す必要がない場合には、圧縮率 $\alpha'$ を加算する必要はない。

【0056】図5(b)を参照して説明したように、周期長の規格化の第2の例においては、音域によって楽音生成に使用する単位波形の周期長（サンプル数）が異なる。

っている。Fナンバ発生部53は、このことを考慮して発音ピッチに対応する周波数情報（Fナンバ）を出力する。また、図6を参照して説明したように、周期長の規格化の第3の例においては、バンク1~3、バンク4~6、バンク7~9...の各3つのバンクでは、次に説明するように、カウンタ部54のカウント範囲（マスクするビット数）が同じであるので、同じFナンバとなる。

【0057】カウンタ部54は、Fナンバを累算するカウンタである。整数部は、最大で1024までカウントできればよいので10ビット、小数部は、ピッチ非同期で正確なピッチの楽音を発生するために15ビット程度を用いる。したがって、合わせて25ビット程度となる。カウンタ部54は、ノートオンでリセットされ、各サンプリング周期に各チャンネルのFナンバを累算し、各系列それぞれの単位波形内を読み出すためのポイントp1、p2を出力する。

【0058】波形選択部55は、図7に示した制御部33内のCPUにより指示された読み出すべき波形データについて、そのスタートアドレスA0と周期長CLを、スタートアドレスおよび周期長記憶部57から受け取る。スタートアドレスおよび周期長記憶部57は、選択された波形データの立ち上がりのスタートアドレスと、その波形の単位波形の周期長（各単位波形に共通の値）を記憶している。

【0059】波形選択部55内の、第1、第2の周期番号レジスタ59、60は、それぞれ、各系列で読み出している周期番号CN（サイクルナンバ）1、2を保持する。周期番号CN（サイクルナンバ）1、2は、先に図4を参照した説明における、「規格化後の各周期i」に相当する値であり、言い換えれば、周期番号CN（サイクルナンバ）1、2により「規格化後の各周期i」が指定される。1波形内の各単位波形の先頭アドレスは、各系列について、次式で計算される。

$$ADS1 = A0 + CL \times CN1$$

$$ADS2 = A0 + CL \times CN2$$

このように、各単位波形の先頭アドレスは、あらかじめ記憶しておかなくても簡単に求めることができ、複数の単位波形データを任意につなぐことが容易である。

【0060】波形選択部55は、先頭アドレスADS1、ADS2を加工部61、62に送るとともに、各周期長CLに応じてポイントp1、p2の指定範囲を変えるように第1、第2の加工部61、62に指示を送る。また、カウンタ部54からの出力をモニタしており、ポイントp1、p2が規格化された周期長CLの範囲を一通り通過するタイミング、すなわち、指定された1周期分が読み終わるタイミングを検出し、そのタイミングで次の波形との接続制御を行う。ただし、バンクにより終了タイミングは異なる。

【0061】単位波形データは、その1周期を任意のn

ビットで表わされる数に $2^m$ を乗じた数の周期長(サンプル数)で規格化されたものである。例えば、図5

(b)の規格化例の場合、バンク1の場合は $m=3$ ,  $n=7$ 、バンク2の場合は $m=3$ ,  $n=6$ 、バンク3の場合は、 $m=3$ ,  $n=5$ であり、バンク8の場合に $m=3$ ,  $n=0$ となる。カウンタ部54は、整数部が $m+n=10$ ビットであり、単位波形データの1周期内のサンプル数の読出アドレスをポインタ $p_1$ ,  $p_2$ の整数部で指定する。バンク1の場合は、最上位の第10ビットが1から0に反転したことを検出することにより単位波形データの終了を判定することができ、同様に、バンク2の場合は第9ビット、バンク3の場合は第8ビット、バンク8の場合は第3ビットが、それぞれ1から0に反転したことを検出することによって単位波形データの終了を判定することができる。

【0062】このように、図5(b)に示した規格化が行われていれば、波形メモリから複数の単位波形データを順次読み出す場合に、周期長が異なる波形データであっても、1つのアドレスカウンタを共用し、単位波形データの終了の判定をカウンタ部54の上位ビットの判定だけで行うことができる。また、図示を省略するが、第1および第2の系列で波形メモリから波形データを時分割による同時処理で読み出す場合に、第1の系列で読み出す第1の波形データと第2の系列で読み出す第2の波形データとの1周期あたりのサンプル数が異なる場合でも、1つのアドレスカウンタを共用し、各系列毎に単位波形データの終了の判定をカウンタ部54の上位ビットの判定だけで行うことができる。

【0063】図9は、図8に示した第1、第2の加工部の内部構成図である。図9(a)は、図5(b)を参照して説明した周期長の規格化の第2の例に、図9(b)は、図6を参照して説明した周期長の規格化の第3の例に用いるものである。図中、71は上位ビットマスク部、72は加算部、73はシフト部、74は加算部である。

【0064】図9(a)において、上位ビットマスク部71は、周期長 $CL$ を入力し、図5(b)に示したバンク1の場合には全ビットをそのまま出力するが、バンク2の場合には上位1ビットを0でマスクして9ビット化し、バンク3の場合には上位2ビットをマスクして8ビット化し、読み出す周期の先頭アドレス $ADS_1$ または $ADS_2$ と加算部72で加算して波形メモリ63に出力する。バンク4以降についても同様である。その結果、加工部61、62の出力するアドレス $AD_1$ ,  $AD_2$ は、バンク1では先頭アドレス $ADS_1$ ,  $ADS_2$ からスタートして1024サンプル分の範囲を $F$ ナンバにに応じた速度で変化し、バンク2では先頭アドレスから512サンプル分の範囲、バンク3では256サンプル分の範囲、というように、それぞれバンクに応じた範囲で変化するアドレスが出力される。

【0065】このように、図5(b)に示した規格化が行われていれば、波形メモリから複数の単位波形データを順次読み出す場合に、周期長が異なる波形データであっても、1つのアドレスカウンタを共用し、ビットマスクを変えるだけで同じ位相で変化する読出アドレスを作成することができる。また、上述したように、第1および第2の系列で波形メモリから波形データを時分割による同時処理で読み出す場合に、第1の系列で読み出す第1の波形データと第2の系列で読み出す第2の波形データの周期長が異なる場合でも、1つのアドレスカウンタを共用し、各系列毎にビットマスクを異ならせるだけで同じ位相で変化する各系列の読出アドレスを作成することができる。

【0066】図9(b)において、上位ビットマスク部71は、図6に示したバンク1~3の場合にはマスクをかけず10ビットとし、バンク4~6の場合には9ビット化し、バンク7~9の場合には8ビット化し、バンク10~12以降についても同様にマスクをかけて低ビット化する。さらに加えて、バンク1, 4, 6の場合には、ビットマスク後のポインタ $p_1$ ,  $p_2$ をシフト部73により1ビットシフトダウンした出力(1/2倍になる)と加算部74で加算して、結果的に3/2倍したポインタを出力する。バンク2, 5, 7...の場合には、シフト部73により2ビットシフトダウンした出力(1/4になる)と加算して、結果的に5/4したポインタを出力し、バンク3, 6, 9...の場合には、ビットマスク後のポインタをそのまま出力する。

【0067】したがって、加工部61, 62の出力するアドレス $AD_1$ ,  $AD_2$ は、図6に示したバンク1では先頭アドレス $ADS_1$ ,  $ADS_2$ からスタートして1536サンプル分の範囲を $F$ ナンバにに応じた速度で変化し、バンク2では先頭アドレスから1280サンプル分の範囲、バンク3では1024サンプル分の範囲、バンク4では768サンプル分の範囲、というようにそれぞれバンクに応じた範囲で変化するアドレスが出力される。

【0068】次に、図8に戻り、波形メモリ63からの波形の読み出しについて説明する。各チャネル毎に2系列で、アドレス $AD_1 = (ADS_1 + p_1)$ ,  $AD_2 = (ADS_2 + p_2)$ に記憶された波形データを読み出す。ここで、読み出し用のポインタ $p_1$ ,  $p_2$ は、各周期の読出開始時に値0(ほぼ0の値)からスタートし、各サンプリング周期毎に、楽音ピッチに応じたレート( $F$ ナンバとシフト部73のシフト量により決まる値)で増加する。ここで、先頭アドレス $ADS_1$ ,  $ADS_2$ は整数部だけを有し、 $F$ ナンバとポインタ $p_1$ ,  $p_2$ は整数部と小数部を有するので、結果的に $AD_1$ ,  $AD_2$ も整数部と小数部からなるアドレスとなる。波形メモリ63からは、各系列毎にそれぞれ、読出アドレス $AD_1$ ,  $AD_2$ の整数部で示されるアドレスとその1つ先の

アドレスの2つのサンプル値が読み出され、第1、第2の補間部64、65に出力される。

【0069】第1、第2の補間部64、65では、各系列毎に2つずつ読み出されたサンプル値の間を、それぞれ、読出アドレスAD1、AD2の小数部に応じて補間し、結果的に、読出アドレスAD1、AD2の整数部および小数部に対応した2系列の補間サンプル値が出力される。クロスフェード合成部16は、クロスフェードの指示があった場合、入力する2系列分の補間サンプル値のうちの切り替え前の系列のレベルを最大値から徐々に小さくする（フェードアウト）とともに切り替え後の系列のレベルをゼロから徐々に大きく（フェードイン）し、かつ、レベル制御後の2系列の補間サンプル値を加算して出力する波形データのサンプル値を得る。クロスフェードの指示がなかった場合は、直前にフェードインした系列のレベルを最大値に保持するとともに、他方の系列のレベルをゼロに保持し、2系列を合成した波形データを出力する。

【0070】図10は、本発明の楽音発生装置および楽音発生方法において、発音開始指示に応じて、音源部の発音割当てされたチャンネルで、指示に応じた楽音の生成を開始する状況を説明するためのフローチャートである。図10(a)は、メインのフローチャート、図10(b)は、キーオンイベントのフローチャートである。図10(a)において、S81においては、装置の初期設定を行う。S82においては、鍵スイッチ入力に関する処理を行い、波形生成S83においては、演奏操作子入力に関する処理を行い、S84においては、設定操作子入力に関する処理を行う。

【0071】図10(b)は、S82の鍵スイッチ処理において、キーオンイベント（発音を指示するイベント）があったときの処理を説明するものであり、S85においては、キーの音高をパラメータNNのレジスタに設定し、押鍵強度（速度）をパラメータVELのレジスタに設定する。S86においては、このキーオンイベントによる発音チャンネル(ch)を発音チャンネルASとして割当てる。S87においては、ASchの発音チャンネルの制御レジスタに、現在選択されている音色TCの波形選択情報、エンベロープ情報等を設定する。より具体的には、波形の記憶位置を指示する情報、アタックの長さm、ループの長さn、音高NNに応じたピッチ、エンベロープの各レベル、各レート等を書き込む。S88においては、ASchの発音チャンネルにノートオンを指示し、波形読み出し、および、音量エンベロープの制御などが開始される。

【0072】上述したS87における発音指示時の制御レジスタの設定において、当該チャンネルでは圧縮伸張を行わないよう設定された場合、波形発生部のノートオン後の動作は次のようになる。まず、ステップ1として、第1の系列のみを使用して、波形メモリに複数記憶され

た波形データの中から、選択されている音色TCに対応した波形データの周期0のアドレスA0（図4(a)参照）から読み出しを開始する。ここで、第1の周期番号レジスタ59のCN1は0である。次に、ステップ2として、ピッチに応じた速度でポインタp1を更新しながら読み出しを続行する。ステップ3として、ポインタp1が、周期長CL（図4(a)の例では、一定長）に達すると、CN1を1つインクリメントする。ここで、ポインタp1の示す位置は、図9に示した加工部61内の上位ビットマスク部71の動作に応じ、先頭の0に戻っている。以後、ステップ2とステップ3を繰り返す。

【0073】仮想アドレスカウンタ部67は、周期番号のスケール上で整数部10ビット、小数部5ビットの15ビットを有するカウンタであり、この出力値に応じて波形読み出し時の時間軸圧縮伸張が制御される。整数部のビット数は、1波形の周期数の最大値またはこれ以上になるように選定されている。小数部は、仮想アドレスの進行速度VF（仮想Fナンバ）を細かく制御するためである。仮想アドレスカウンタ部67は、同じ単位波形データを繰り返し読み出す範囲を指定するループアドレス、1波形を読み出す進行レート等を入力し、仮想アドレスを波形選択部55に出力する。仮想アドレスカウンタ部67は、時間の進行あるいは周期の進行に応じてカウント値が進行する。このカウント値を、以下、仮想アドレスVAという。

【0074】第1の例として、仮想アドレスVAに対して、所定時間毎（例えば、10ミリ秒毎、2ミリ秒毎等、あるいは、サンプリング周期の100周期毎等）に上述した進行速度VFを累算する。この値に小数部があれば、1回の累算で進む量を1.2とか0.8のように指定できる。この場合の進行速度VFは、絶対時間を基準とした仮想アドレスVAの進行レートとなる。したがって、Fナンバ（実アドレスの進行レート）を変更して波形のピッチを変更したとしても、波形データの再生時間は変化を受けない。

【0075】第2の例として、1つの単位波形を読み出すごとに、仮想アドレスVAに対し進行速度VFを累算する。この場合の進行速度VFは、波形データを時間軸圧縮伸張なしで読み出したときの実アドレスの進行レート（Fナンバに相当）を基準とした相対レートになる。例えば、進行速度VFを2とすれば、仮想アドレスは実アドレスの2倍の速度で進むことになり、波形の再生時間が2分の1となる。以下の説明では、第1の例のように、時間の進行に応じて仮想アドレスVAが進行する場合についてのみ説明する。

【0076】仮想アドレスは、0からスタートし時間の経過とともに波形メモリ63から単位波形データを読み出すべき位置の軌跡を指示する。波形選択部55は、この仮想アドレスVAの示す周期番号を目標として、第1、第2の周期番号レジスタ59、60に記憶された周

期番号CN1、CN2を追従させる。すなわち、2つの系列の読出アドレスを追従させる。その様子は、後述するように図11～図17に示されている。それとともに、クロスフェード合成部66を制御して、2系列の一方の選択または両系列の合成をする。具体的には、仮想アドレスカウンタ部67の示す周期番号VAと、現在クロスフェード部66においてフェードイン中の系列、または、レベルが最大値に保持されている系列、すなわち、現系列の周期番号CNとの差を判定して、当該系列における周期の読み出しを継続するか、他方の系列でそれとは異なる番号の周期の読み出しを開始してその系列への切り替えを行うかを決定する。

【0077】なお、上述した説明では、現系列の周期番号CN1またはCN2で周期データ記憶部58から圧縮率 $\alpha'$ を読み出ししており、読み出している現系列の単位波形データに対応してピッチを制御することを前提としていた。これに代えて、図8において仮想アドレスカウンタ部67から周期データ記憶部58に点線の矢印で示したように、仮想アドレスカウンタ部67の出力する仮想アドレスの整数部により、周期データ記憶部58から圧縮率 $\alpha'$ を読み出すことにより、現在クロスフェード部66においてフェードイン中の系列、または、レベルが最大値に保持されている系列の波形データを、波形全体で見た場合の読み出しの進行に対応したピッチ変化で読み出すようにすることができる。

【0078】図10(b)に示したS87における発音指示時の制御レジスタの設定において、当該チャンネルで圧縮伸張を行うよう設定された場合、図8に示した波形発生部では、第1の系列と第2の系列の両方を使用して、必要に応じてクロスフェード合成部66でクロスフェードをしながら、波形メモリ63から読み出される波形の時間軸を圧縮伸張する音源動作を開始する。

【0079】最初は、一方の系列の読出アドレス(仮にAD1とする)を用いて波形データを出力する。この系列の周期番号CN1の軌跡が仮想アドレスVAの軌跡に十分近い場合には、この系列の読出を継続する。一方、この系列の周期番号CN1の軌跡が仮想アドレスVAの軌跡から遠ざかったときには、読み出しの切り替えを指示し、他方の系列において、周期番号CN1と整数値だけ大きいまたは小さい値で、仮想アドレスに近い値の周期番号CN2を用いて読み出しを開始するとともに、この系列から他方の系列へのクロスフェードを行う。クロスフェードの終了後は、他方の系列において読出アドレス(AD2)で波形データを読み出すとともに、この系列の周期番号CN2の軌跡と仮想アドレスVAとの差を判定し、同様の動作を行う。

【0080】図10(b)に示したS87のノートオンに対して図8に示した波形発生部の動作を説明する。カウンタ54は、ゼロを初期値として各サンプリング周期毎にFナンバを累算し、累算値を加工部61、62に出

力する。一方、仮想アドレスカウンタ67は、ゼロを初期値として進行速度VFに応じて時間的に変化する仮想アドレスVAを出力する。波形選択部55は、周期番号CN1=0を初期値として、まず、第1の系列において選択されている音色TCに対応した波形データ(波形データの記憶形式としては、図4(a)参照)の周期0の読み出しを行う。このとき、クロスフェード部66からは第1系列の第1の補間部64の補間サンプル値が出力されている。

【0081】周期番号CN1=0の読み出しの終了時に、第1の系列において続いて読み出される周期番号CN1+1=1を新たな周期番号CN1に設定するとともに、その時の仮想アドレスVAを新たな周期番号CN1=1と比較し、その差が1/2周期以上かどうかを判定する。仮想アドレスVAとCN1=1との差が1/2周期以内の場合は、切り替えを行わず、第1の系列において引き続きCN1=2, 3, ...に対応した周期の読出を行い、その周期の終わりの時点で上述したのと同じ動作を繰り返す。

【0082】一方、仮想アドレスVAがCN1より1/2周期以上進んでいる場合、または、1/2周期以上遅れている場合には切り替えを行う。波形選択部55は、仮想アドレスVAに応じた周期番号をCN2に設定し、引き続き第1の系列においてCN1に対応した周期の読み出しを行うとともに、第2の系列において上述したCN2に対応した新たな周期の読み出しを行い、クロスフェード部66において、第1の系列の第1の補間部64の補間サンプル値から第2の系列の第2の補間部65の補間サンプル値へのクロスフェードを行うように制御する。このクロスフェードは、第2の系列における周期CN2の読み出しが終わる前に終了するように設定されている。

【0083】その後、フェードインした第2の周期で周期CN2の読み出しが終了すると、CN2の値を1つインクリメントするとともに、その時の仮想アドレスVAと比較し、その差が1/2周期以上かどうか判定する。その後の動作は、上述した第1の系列において判定が行われた後の動作と同様である。すなわち、切り替えが必要な場合は、再び第1の系列に向けてのクロスフェードを行い、切り替えが必要ない場合には、第2の系列で継続して読み出しを行う。なお、切り替えを行うかどうかの判定基準は、上述したような1/2周期には限らず、5/4周期、3周期など、任意に決めることができる。特に、仮想アドレスVAも、読出アドレスの周期CN1、CN2と同様に、単位波形データの周期番号を指定するものとして、読出アドレスの周期CN1、CN2と比較するようにすれば、周期番号同士の比較であるから、仮想アドレスの発生と比較とを少ないビット数で簡単に行うことができる。

【0084】一般的に、切り替えを行わない場合には、

2つの系列のうちの現系列（クロスフェード部66で直前にフェードインされた系列または最大レベルに保持されていた系列）が、直前に読み出されていた周期に引き続く周期の読み出しを継続するとともに、その出力がクロスフェード部から最大レベルで出力される。切り替えを行う場合には、現系列が直前に読み出された周期に続く周期の読み出しを行い、もう一方の系列で仮想アドレスVAに対応した切り替えられるべき周期の読み出しを行うとともに、クロスフェード部66で現系列からもう一方の系列へのクロスフェードが行われる。

【0085】上述した仮想アドレスに応じた第1の系列、第2の系列の読出アドレスの進行の様子が、図11ないし図17に示されている。図11は、ピッチ一定で再生時間のみを圧縮する第1の例である。図中、91は圧縮伸張しない場合の第1の加工部の出力する第1の系列の読出アドレス、92は仮想アドレスカウンタ部の出力、93、95は第1の系列の読出アドレス、94、96は第2の系列の読出アドレスである。横軸は時間であり、縦軸は波形メモリ63のアドレスである。再生時間を圧縮する場合には、仮想アドレスカウンタ部の出力92の傾きを、圧縮伸張しない場合の第1の系列の読出アドレス91の傾きよりも急峻にする。最初、第1の系列の読出アドレス93をアドレスとして波形メモリ63から読み出した第1の系列をクロスフェード合成部66から出力する。

【0086】そうすると、第1の系列の読出アドレス93は、仮想アドレスカウンタ部の出力92から遅れて行き、この遅れが所定周期数に達したときに、第2の系列の読出アドレス94をアドレスとして、上述した所定周期数だけアドレスを進めた位置から波形メモリ63を読み出し、この第2の系列をクロスフェード合成部66から出力するようにする。その際、瞬時に切り替えるのではなく、切り替えの前後の所定時間においては、2系列の出力を用いて徐々に第2の系列の割合を多くしてクロスフェード合成部66から出力するようにする。

【0087】その後は、第2の系列の読出アドレス94も、仮想アドレスカウンタ部の出力92から遅れ行く。そこで、この遅れが上述した所定周期数に達したときに、第1の系列の読出アドレス95をアドレスとして、上述した所定周期数だけアドレスを進めた位置から波形メモリ63を読み出し、この第1の系列をクロスフェード合成部66から出力するようにする。この際も、切り替えの前後の所定時間においては、2系列の出力を用いて徐々に第1の系列の割合を多くしてクロスフェード合成部66から出力するようにする。同様にして、第1の系列の読出アドレス95から第2の系列の読出アドレス96に切り替える。結局、仮想アドレスカウンタ部の出力92を目標値として交互に2系列を切り替え、かつ、読み出しアドレスを局部的に飛び越えさせながら1つの全波形を読み出す。

【0088】図12は、ピッチ一定で再生時間のみを圧縮する第2の例である。図中、図11と同様な部分には同じ符号を付して説明を省略する。図11に示した例が、全波形の期間において一様に圧縮されるように、仮想アドレスカウンタ部の出力92を直線的に設定したのに対して、この第2の例では、徐々に圧縮率が増加するような曲線状にしたものである。この場合も、図11に示した例と同様にして交互に2系列を切り替えて圧縮を実現することができる。切り替えの前後の所定時間においては、2系列の出力をクロスフェードしてクロスフェード合成部66から出力する。なお、遅れの差である所定周期数を一定値に固定する代わりに、圧縮率が高くなるほど大きな値にするなどして適応的に制御することも可能である。

【0089】図13は、ピッチ一定で再生時間のみを伸張する第1の例である。図中、図11と同様な部分には同じ符号を付して説明を省略する。再生時間を伸張する場合には、仮想アドレスカウンタ部の出力92の傾きを、圧縮伸張しない場合の第1の系列の読出アドレス91の傾きよりも緩やかにする。最初、第1の系列の読出アドレス93をアドレスとして波形メモリ63から読み出した第1の系列をクロスフェード合成部66から出力する。

【0090】第1の系列の読出アドレス93の、仮想アドレスカウンタ部の出力92からの進みが所定周期数に達したときに、第2の系列の読出アドレス94をアドレスとして、上述した所定周期数だけアドレスを遅らせた位置から波形メモリ63を読み出し、この第2の系列をクロスフェード合成部66から出力するようにする。切り替え前後の所定時間においては、2系列の出力をクロスフェードしてクロスフェード合成部66から出力する。その後、第2の系列の読出アドレス94の、仮想アドレスカウンタ部の出力92からの進みが上述した所定周期数に達したときに、再び第1の系列の読出アドレス95をアドレスとして、上述した所定周期数だけアドレスを遅らせた位置から波形メモリ63を読み出し、以後同様に、交互に2系列を切り替える。結局、仮想アドレスカウンタ部の出力92を目標値として交互に2系列を切り替え、かつ、読出アドレスを局部的に繰返しながらかつ、1つの全波形のアドレスを読み出す。

【0091】図14は、ピッチ一定で再生時間のみを伸張する第2の例である。図中、図11と同様な部分には同じ符号を付して説明を省略する。この例は図13に示した例が、全波形の期間において一様に伸張されるように、仮想アドレスカウンタ部の出力92を直線的に設定したのに対して、この第2の例では、徐々に圧縮率が低下する（伸張率が増加する）ような曲線状にしたものである。この場合も、図13に示した例と同様にして伸張を実現することができる。なお、進みの差である所定周期数を一定値に固定するのではなく、圧縮率が低くなる



ほど小さな値にするなどして適応的に制御することも可能である。

【0092】Fナンバは、発生すべき楽音のピッチに対応しており、したがって、カウンタ54はこのピッチに応じた速度で増加する。一方、仮想アドレスVAの進行速度VFは、楽音のピッチ等の他の楽音特性とは独立して任意に設定することができる。進行速度VFは、正の値だけではなく、負の値をとってもよく、また、楽音の発生途中で大きく変化させてもよい。進行速度VFが負の値を取った場合は、各周期の読み出しにおいて実アドレスは正方向に進行しつつ、時間軸上の過去の位置にある周期に順次クロスフェードされ、全体として眺めれば負の方向に読出位置が進むように見える。楽音の発生途中で進行速度VFを変化させた場合、波形データに対し部分的に異なる圧縮伸張をすることができる。例えば、波形データのアタック部のアドレス範囲で大きい進行速度VFとし、それ以降を小さい進行速度VFとすると、アタック部が圧縮され、それ以降が伸張された波形データが出力される。

【0093】図15は、再生時間一定でピッチのみを上げる例である。図中、図11と同様な部分には同じ符号を付して説明を省略する。97は第1の加工部の出力する第1の系列の読出アドレスである。ピッチを上げる場合には、Fナンバ発生部53から出力されるFナンバを大きくして、圧縮伸張しない場合の第1の系列の読出アドレス91の傾きを、仮想アドレスカウンタ部の出力92の傾きよりも急峻にする。最初、第1の系列の読出アドレス93をアドレスとして波形メモリ63から読み出した第1の系列をクロスフェード合成部66から出力する。

【0094】そうすると、第1の系列の読出アドレス93は、仮想アドレスカウンタ部の出力92から進んで行き、この進みが所定周期数に達したときに、第2の系列の読出アドレス94をアドレスとして、上述した所定周期数だけアドレスを遅らせた位置から波形メモリ63を読み出し、この第2の系列をクロスフェード合成部66から出力するようにする。その際、瞬時に切り替えるのではなく、切り替えの前後の所定時間においては、2系列の出力を用いて徐々に第2の系列の割合を多くしてクロスフェード合成部66から出力するようにする。

【0095】その後は、第2の系列の読出アドレス94も、仮想アドレスカウンタ部の出力92から進んで行く。そこで、この進みが上述した所定周期数に達したときに、第1の系列の読出アドレス95をアドレスとして、上述した所定周期数だけアドレスを遅らせた位置から波形メモリ63を読み出し、この第1の系列をクロスフェード合成部66から出力するようにする。この際も、切り替えの前後の所定時間においては、2系列の出力を用いて徐々に第1の系列の割合を多くしてクロスフェード合成部66から出力するようにする。同様にし

て、第1の系列の読出アドレス95から第2の系列の読出アドレス96に切り替え、さらに、第1の系列の読出アドレス97に切り替える。結局、この場合も、仮想アドレスカウンタ部の出力92を目標値として交互に2系列を切り替え、かつ、アドレスを局部的に繰り返させながら1つの全波形のアドレスを読み出す。

【0096】図16は、再生時間一定でピッチのみを下げる例である。図中、図11と同様な部分には同じ符号を付して説明を省略する。ピッチを下げる場合には、Fナンバ発生部53から出力されるFナンバを小さくして、第1の系列の読出アドレス91の傾きを、圧縮伸張しない場合の仮想アドレスカウンタ部の出力92の傾きよりも緩やかにする。最初、第1の系列の読出アドレス93をアドレスとして波形メモリ63から読み出した第1の系列をクロスフェード合成部66から出力する。

【0097】第1の系列の読出アドレス93は、仮想アドレスカウンタ部の出力92から遅れて行き、この遅れが所定周期数に達したときに、第2の系列の読出アドレス94をアドレスとして、上述した所定周期数だけアドレスを遅らせた位置から波形メモリ63を読み出し、この第2の系列をクロスフェード合成部66から出力するようにする。その際、切り替えの前後の所定時間においては、2系列の出力を用いてクロスフェードさせてクロスフェード合成部66から出力するようにする。その後も同様に、仮想アドレスカウンタ部の出力92を目標値として交互に2系列を切り替え、かつ、アドレスを局部的に飛び越しさせながら1つの全波形のアドレスを読み出す。

【0098】図15、図16を参照して説明したように、生成する楽音のピッチが変更された場合でも、仮想アドレスVAの時間変化の形状を変更せずにおけば、もと同じ時間軸でピッチのみ変更された波形データを得ることができる。仮想アドレスにより時間軸の圧縮伸張を制御する方式であるため、通常のピッチチェンジャとは異なり、精度の高いピッチチェンジが可能である。

【0099】図11ないし図16を参照して説明した例では、仮想アドレスVAを連続的に進行させたが、所定の値まで進行した後に別の値にジャンプさせるようにしてもよい。図17は、仮想アドレスをループさせながら圧縮伸張する例である。図中、図11と同様な部分には同じ符号を付して説明を省略する。98、100は第2の加工部の出力する第2の系列の読出アドレス、99は第1の加工部の出力する第1の系列の読出アドレスである。

【0100】例えば、図4(b)に示したような波形データを用意し、仮想アドレスVAが、ループエンドLEのアドレスに達すれば、ループスタートアドレスLSに復帰するようなループ進行がある。ここで、ループスタートアドレスLS、エンドアドレスLEとしては、その周期の番号だけで指定できる。図4(b)の例であれ



は、LSのアドレスとして「m」、LEのアドレスとして「n」を指定すればよい。あるいは、LEとして「n」、ループサイズとして「n-m」を指定してもよい。ループ進行の動作では、順次進行する仮想アドレスVAの整数部が $LE=n$ に達すれば( $VA-n+m$ )を計算し、それをループの戻りアドレスとして仮想アドレスVAに設定する。

【0101】仮想アドレスにループ進行が設定された場合でも、仮想アドレスカウンタ部67にのみ、上述したループ進行機能を持つように変更すれば、波形発生部36における他のブロックの動作は特に変更する必要はない。波形選択部55は、ループ進行する仮想アドレスVAを入力し、それを現系列の周期CNと比較して、既に説明したのと同様な手順で波形データの読出アドレスを仮想アドレスに追従させる。

【0102】この様子が図17に例示されており、図11と同様に第1および第2の系列の読出アドレス93, 94, 95, 96が交替した後、仮想アドレスVAがループエンド $LE=n$ となり、ループスタート $LS=m$ に戻る際に、第1の系列の読出アドレス97に交替することにより、仮想アドレスVAから所定周期数だけアドレスを進ませた位置から波形メモリ63を読み出し、以後同様にして、第1および第2の系列の読出アドレス93, 94, 95, 96が交替する。切り替えの前後の所定時間においては、2系列の出力を用いてクロスフェードさせる。図示の例では、クロスフェードを考慮して、仮想アドレスVAのループエンドの周期番号を波形メモリに記憶された最後の周期番号よりも若干手前に設定している。

【0103】この実施例では、仮想アドレスをループ進行させるだけで、時間軸圧縮伸張を制御しながら、波形のループ読出ができ、構成が簡単である。それに比べ、波形の読出アドレスでループを制御しようとする場合には、読出アドレスがループエンドアドレスに達したのを検出して読出アドレスを戻す処理に加え、仮想アドレスをループスタートに戻す処理を行わなければならない。

【0104】図15ないし図17を参照した説明においては、仮想アドレスカウンタ部の出力92を直線状に変化させたが、曲線状に変化させてもよい。また、図11ないし図16の例において、Fナンバ発生部53から出力されるFナンバを時間に対して曲線状に変化させることにより、第1, 第2の系列の読出アドレス91の傾きを曲線状に変化させてもよい。

【0105】上述した説明では、図5, 図6に示したようにバンク毎に1つの単位波形データの周期長(サンプル数)が異なる波形データを図8に示した1つのカウンタ部54で取り扱うことができるように、図8, 図9に示した第1, 第2の加工部において上位ビットマスクを行う構成を採用した。その代わりに、バンクに応じた所定の最終アドレスを判定したときに先頭アドレスにな

るようにカウンタ部54の動作を制御してもよい。

【0106】上述した説明では、2系列の切り替え時点においては、常にクロスフェードを行ったが、クロスフェードは必ずしも必要ではない。各単位波形は、互いに位相を同じに揃えてあるので、そのまま接続しても大きなノイズにはならないからである。また、1つの全波形の中で、圧縮する期間と伸張する期間とを設けることもできる。

【0107】また、1つの波形データの中の連続しない単位波形データ同士を接続するだけでなく、2つの異なる波形データの間で、単位波形データ同士を接続するようにしてもよい。新たな波形に接続する時点で、音源部に対し、新たな波形のスタートアドレスと接続したい周期の番号を指示すればよい。異なる2波形でも、同じ周波数になるように読み出しを行い、かつ、同じ位相のポイントで波形をつなげれば、接続時の大きなノイズを防止することができる。

【0108】次に、図18, 図19を参照して、波形メモリに記憶された波形データの形状を制御して再生する具体例を説明する。図18は、本発明の楽音発生装置および楽音発生方法で波形データの形状を制御して再生する第1の具体例の説明図である。1つの波形全体を伸ばしたり縮めたりする例である。図中、111は元波形、112はピッチアップ波形、113はピッチダウン波形、114は圧縮波形、115は等長波形、116は伸張波形である。横軸は時間、縦軸は振幅を表わす。いずれも1つの楽音波形の立上りから減衰までの1波形を、左から順にアタック期間(A)、ディケイ期間(D)、サステイン期間(S)、リリース期間(R)の4区分に分けて模式的に示すものである。

【0109】ピッチアップ波形112は、波形メモリから読み出す際にFナンバを大きな値にして、読出速度を速くしてピッチを上げて再生した波形であり、1波形の発生期間はピッチに応じて縮まっている。ピッチダウン波形113は、Fナンバを小さな値にして、読出速度を遅くしてピッチを下げて再生した波形であり、1波形の発生期間はピッチに応じて伸びている。

【0110】圧縮波形114は、ピッチアップ波形112, ピッチダウン波形113のいずれかを加工し、加工前の波形のピッチは変えないで1波形の発生期間を元波形111よりも縮めて再生した波形である。等長波形115は、ピッチアップ波形112, ピッチダウン波形113のいずれかを加工し、加工前の波形のピッチは変えないで波形の発生期間を元波形111と同じ長さで再生した波形である。もちろん、元波形111と同一ピッチで読み出しても再生できる。伸張波形116は、ピッチアップ波形112, ピッチダウン波形113のいずれかを加工し、加工前の波形のピッチは変えないで1波形の発生期間を元波形111よりも伸ばして再生した波形である。

【0111】図19は、本発明の楽音発生装置および楽音発生方法で波形データの形状を制御して再生する第2の具体例の説明図である。1つの波形を部分的に伸ばしたり縮めたりする例である。図中、111は図18に示した元波形、121は立上り部が圧縮された波形、122は定常部が圧縮された波形、123は立下り部が圧縮された波形、124は立上り部が伸張された波形、125は定常部が伸張された波形、126は立下り部が伸張された波形である。図18と同様に1波形を模式的に示す。立上がり部は、上述したアタック期間とディケイ期間であり、定常部はサステイン期間、立ち下がり部はリリース期間である。

【0112】立上り部が圧縮された波形121、定常部が圧縮された波形122、立下り部が圧縮された波形123は、それぞれ、1波形の一部分の期間を元波形111の対応部分よりも縮めて再生した波形である。立上り部が伸張された波形124、定常部が伸張された波形125、立下り部が伸張された波形126は、それぞれ、1波形の一部分の期間を元波形111の対応部分よりも伸ばして再生した波形である。なお、図19に示した例では、波形データのピッチを元波形のピッチと同じにして説明したが、ピッチを変更することも可能である。

【0113】上述したように、本発明の楽音発生装置および楽音発生方法によれば、元波形111のピッチを単に変えることができるだけでなく、ピッチとは関係なく1波形の全体または1波形の部分的な波形を時間軸上で圧縮、伸張することができる。なお、図18、図19において、波形データのピッチを変更しても仮想アドレスVAの時間変化形状を変更しなければ、全体的に見た波形形状（時間軸のどのあたりでどのような形状の波形が出力されているか）は保持される。上述した「全体的に見た波形形状」とは、音量のエンベロープを意味するものではなく、波形準備の段階で音量エンベロープを一定にする波形処理が行われた波形データの場合にも見ることができる。

【0114】上述した説明では、仮想アドレスを生成して時間軸の圧縮伸張を制御したが、仮想アドレスと読出アドレスとの差分さえ求めることができれば、仮想アドレスは、必ずしも生成しなくともよい。差分が求められるということは、実質的に仮想アドレスも生成されていることと等価であるので、このようなものも本発明の技術的範囲に含まれる。なぜなら、この差分は、上述した仮想アドレスから読出アドレスを引き算したものであり、読出アドレスにこの差分を加算すれば上述した仮想アドレスを得ることができるからである。

【0115】上述した説明では、先頭アドレスADS1、ADS2と読み出し用のポインタp1、p2を用いて波形メモリ63から波形データを読み出したが、先頭アドレスとしては、図4に示した一連の波形の最初の先頭アドレスA0をそのまま保持するとともに、ポインタ

p1、p2のビット数を増やして、ポインタp1、p2で複数の単位波形データを順次読み出したり、読出アドレスの切り替えを行うようにしてもよい。

【0116】上述した説明では、単位波形の周期長を規格化した但、周期長が規格化されていなくても、例えば、あらかじめ先頭アドレスが記憶されているような単位波形データに、この単位波形データを特定する番号を付けるだけでもよい。読出手段の読み出している単位波形データの番号に基づいて仮想アドレスとの差を検出することにより読出アドレスと仮想アドレスとの差の判定処理が簡略化され、制御が容易になる。その際、圧縮率 $\alpha'$ は、このような番号によって特定される単位波形データに対応してあらかじめメモリに記憶される。単位波形の周期長は、例えば、後に隣接する単位波形の先頭アドレスとこの単位波形の先頭アドレスとの差から求めることができる。単位波形の周期長は、単位波形ごとにその周期長をあらかじめ記憶しておくことも可能である。

【0117】図18で説明した波形全体の伸縮、図19で説明した波形の部分伸縮、図11ないし図17に例示された態様を、図10に示したステップS87の設定処理を適宜行うことにより、楽音制御に関するあらゆるパラメータで選択的に使用して時間軸伸縮の制御をすることができる。例えば、選択されている音色に応じて制御したり、演奏データで指定された音高や強度で制御することができる。その他、音量、テンポ、リズム種類、効果種類、各種エンベロープ波形、演奏タイミング、和音種類、調、等で制御してもよい。

【0118】上述した説明では、自然楽器の楽音を元波形としたが、電子楽器からの楽音、人声音等の周期的な成分を含むものであればよく、本発明においては、このような音も含めて楽音と総称している。また、圧縮率 $\alpha'$ は、必ずしも測定値から忠実に設定する必要はなく、任意に加工をして設定することができる。圧縮率 $\alpha'$ に近似した時間変化特性を有する波形を、例えば、ピッチエンベロープ発生器で発生させるようにしてもよい。具体的には、折れ線エンベロープとして近似したり、時間的にサンプリング間隔の異なるエンベロープサンプルを記憶したメモリを読み出してエンベロープを作成する方法等がある。その場合、上述したピッチずれの波形成分もそのエンベロープ発生器のパラメータの中に取り込めば構成が簡単になる。

【0119】本発明の楽音発生装置および楽音発生方法は、ハードウェア音源の代わりにCPUがプログラムを実行することにより楽音を生成するソフト音源で実行するようにしてもよい。具体的には、図7に示した波形発生部36を、メモリおよびロジック回路などでハードウェア的に実現することに代えて、メモリおよびCPUを用い、プログラムによりCPUに同等の機能を実現させることができる。また、図7に示した音源部34のブロック全体の機能をプログラムを用いてCPUに実現させ

することもできる。また、図7の制御部33と音源部34の機能を、1つの共通のCPUに実現させるプログラムにすることもできる。この場合、制御部33がDAC39に直結することになる。

【0120】 パーソナルコンピュータにおいては、音源ボード上に搭載された専用のCPUやDSP、ROM、RAM等を用いて音源部34の機能を実行させるか、BIOS等のシステムプログラムおよびオペレーティングシステムの下で動作するアプリケーションプログラムとして、ソフト音源のプログラムを実行し、制御部33および音源部34の機能をパーソナルコンピュータのCPUで実現させることができる。上述したソフト音源プログラムは、ROMに記憶させておくか磁気ディスクや光ディスク等に記憶させておき、実行時にRAMにロードして実行する。このプログラムは、光ディスクや通信ネットワークを用いて供給することができる。

#### 【0121】

【発明の効果】 上述した説明から明らかなように、楽音のピッチと波形データの時間軸の圧縮伸張を自由に制御することができ、波形データの読み出しの途中においても、時間軸方向の圧縮率を精密に制御することができるという効果がある。複数の部分的な波形データのつながりが良くなるという効果がある。

#### 【図面の簡単な説明】

【図1】 本発明の楽音発生装置および楽音発生方法に用いる波形メモリに記憶させる楽音波形データの加工方法の原理的説明図である。

【図2】 本発明の楽音発生装置および楽音発生方法に用いる波形メモリを作成する第1の装置の概要構成図である。

【図3】 本発明の楽音発生装置および楽音発生方法に用いる波形メモリを作成する第2の装置の概要構成図である。

【図4】 本発明の楽音発生装置および楽音発生方法において、波形メモリに記憶される波形データの記憶形式の模式的説明図である。

【図5】 周期長の規格化の第1、第2の例を示す説明図である。

【図6】 周期長の規格化の第3の例を示す説明図である。

【図7】 本発明の楽音発生装置および楽音発生方法の実施の一形態を説明するための全体構成図である。

【図8】 図7に示した波形発生部の内部構成図である。

【図9】 図8に示した第1、第2の加工部の内部構成図である。

【図10】 本発明の楽音発生装置および楽音発生方法において、発音開始指示に応じて楽音の生成を開始する状況を説明するためのフローチャートである。

【図11】 ピッチ一定で再生時間のみを圧縮する第1の例の説明図である。

【図12】 ピッチ一定で再生時間のみを圧縮する第2の例の説明図である。

【図13】 ピッチ一定で再生時間のみを伸張する第1の例の説明図である。

【図14】 ピッチ一定で再生時間のみを伸張する第2の例の説明図である。

【図15】 再生時間一定でピッチのみを上げる例の説明図である。

【図16】 再生時間一定でピッチのみを下げる例の説明図である。

【図17】 仮想アドレスをループさせながら圧縮伸張する例の説明図である。

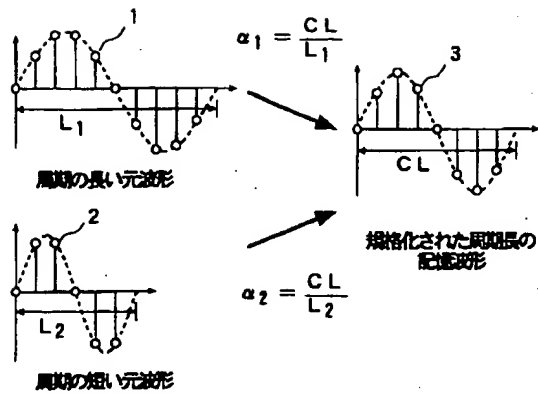
【図18】 本発明の楽音発生装置および楽音発生方法で波形データの形状を制御して再生する第1の具体例の説明図である。

【図19】 本発明の楽音発生装置および楽音発生方法で波形データの形状を制御して再生する第2の具体例の説明図である。

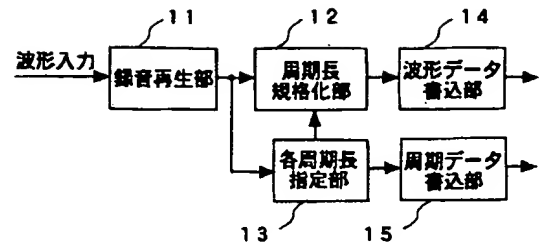
#### 【符号の説明】

1 周期の長い元波形のサンプル値、2 周期の短い元波形のサンプル値、3 規格化された周期長の記憶波形のサンプル値、51、52 加算部、53 Fナンバ発生部、54 カウンタ部、55 波形選択部、56 LPF、57 スタートアドレスおよび周期長記憶部、58 周期データ記憶部、59 第1の周期番号レジスタ、60 第2の周期番号レジスタ、61 第1の加工部、62 第2の加工部、63 波形メモリ、64 第1の補間部、65 第2の補間部、66 クロスフェード合成部、67 仮想アドレスカウンタ部、91 圧縮伸張しない場合の第1の系列の読出アドレス、92 仮想アドレスカウンタ部の出力、93、95、97、99 第1の系列の読出アドレス、94、96、98、100 第2の系列の読出アドレス

【図1】



【図2】



【図5】

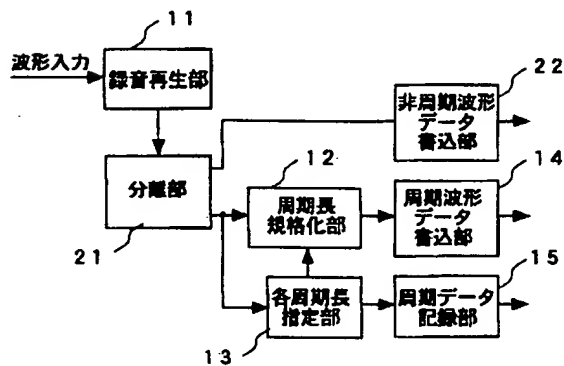
周期長の規格化例1	
全音域	1024サンプル/周期

(a)

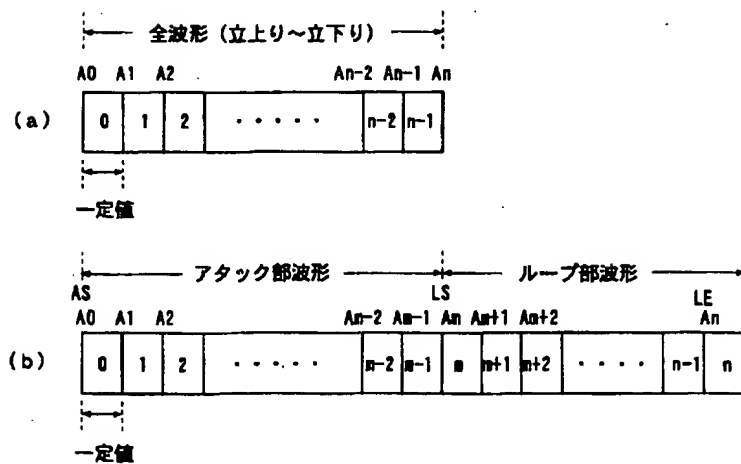
周期長の規格化例2		
バンクNo.	音域	サンプル数/周期
1	G0~F#1	1024
2	G1~F#2	512
3	G2~F#3	256
4	G3~F#4	128
5	G4~F#5	64
6	G5~F#6	32
7	G6~F#7	16
8	G7~F#8	8

(b)

【図3】



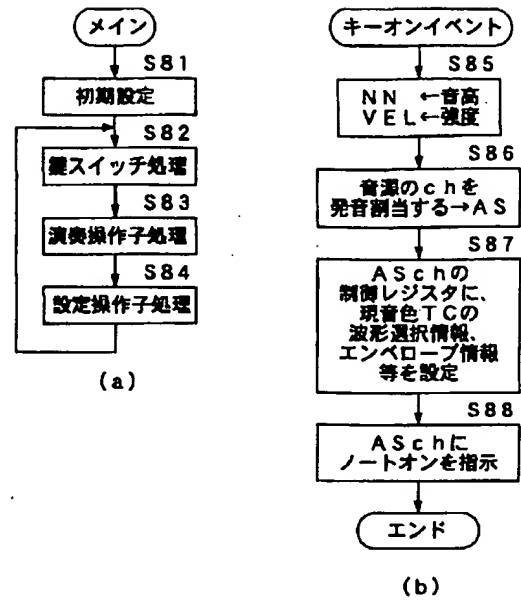
【図4】



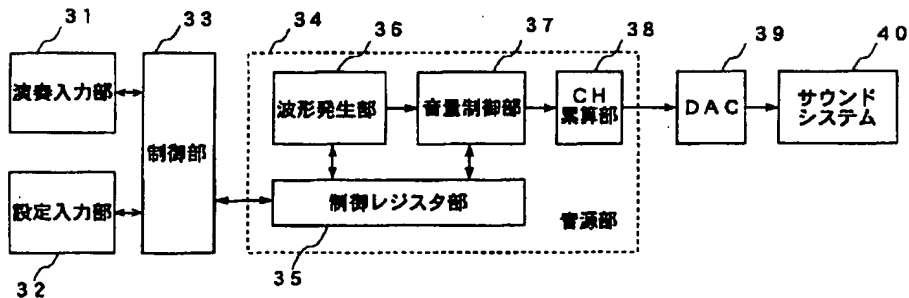
【図6】

周期長の規格化例3			
バンクNo.	音域	サンプル数/周期	シフトダウン数
1	G0~A#0	1536	1
2	B0~D1	1280	2
3	D#1~F#1	1024	0
4	G1~A#1	768	1
5	B1~D2	640	2
6	D#2~F#2	512	0
7	G2~A#2	384	1
8	B2~D3	320	2
9	G0~F#1	256	0
...			
19	G6~A#6	24	1
20	B6~D7	20	2
21	D#7~F#7	16	0
22	G7~A#7	12	1
23	B7~D#8	10	2
24	D#8~F#8	8	0

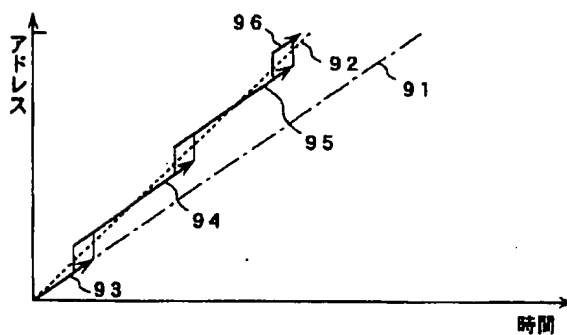
【図10】



【図7】

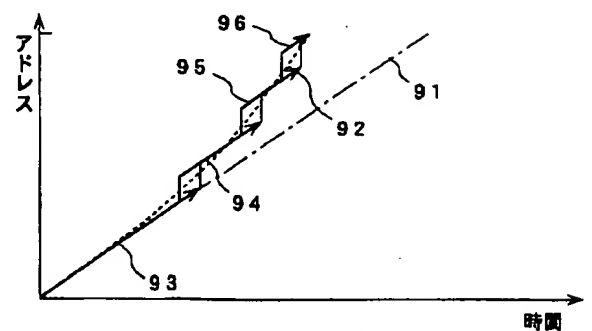


【図11】



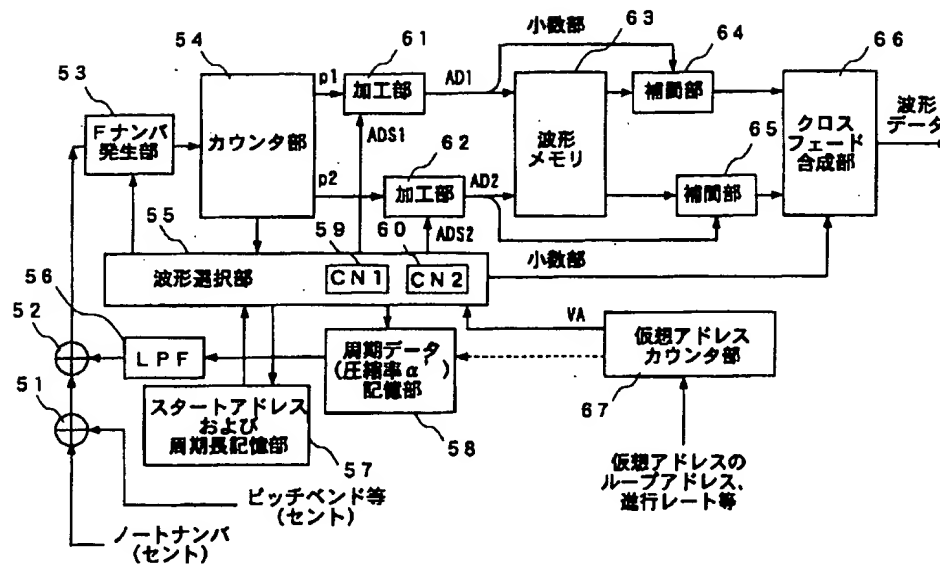
ピッチ一定で、再生時間のみを圧縮する第1の例

【図12】

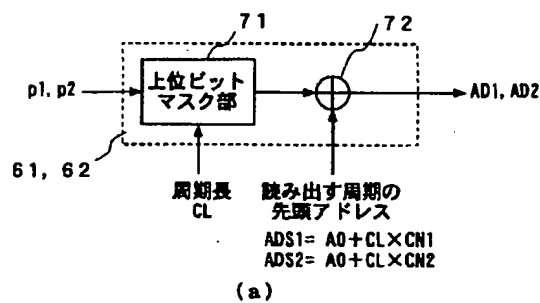


ピッチ一定で、再生時間のみを圧縮する第2の例

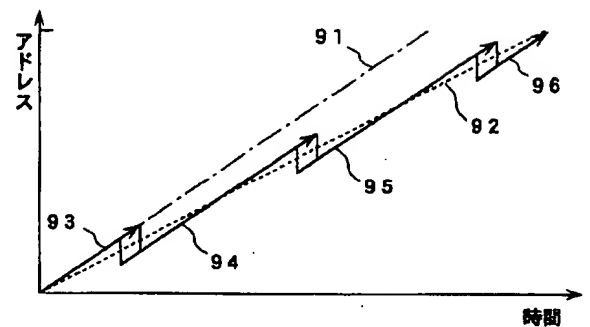
【図8】



【図 9】

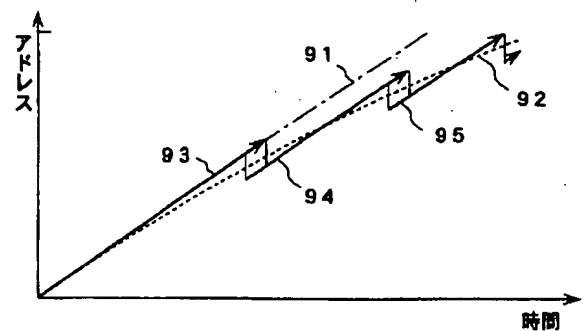


【图 13】



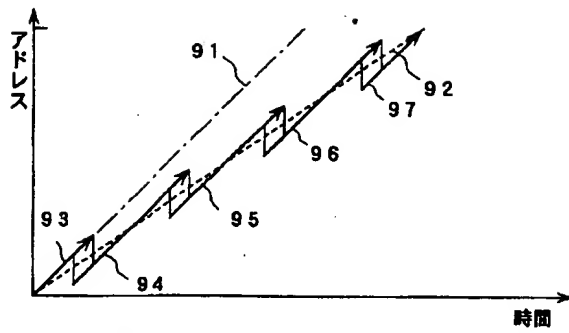
ピッチ一定で、再生時間のみを伸張する第1の例

【例 14】



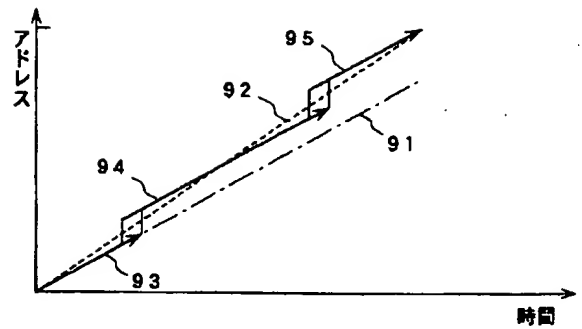
ピッチ一定で、再生時間のみを伸張する第2の例

【図15】



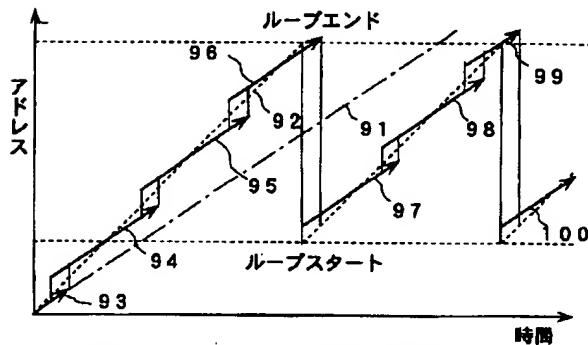
再生時間一定で、ピッチのみを上げる例

【図16】



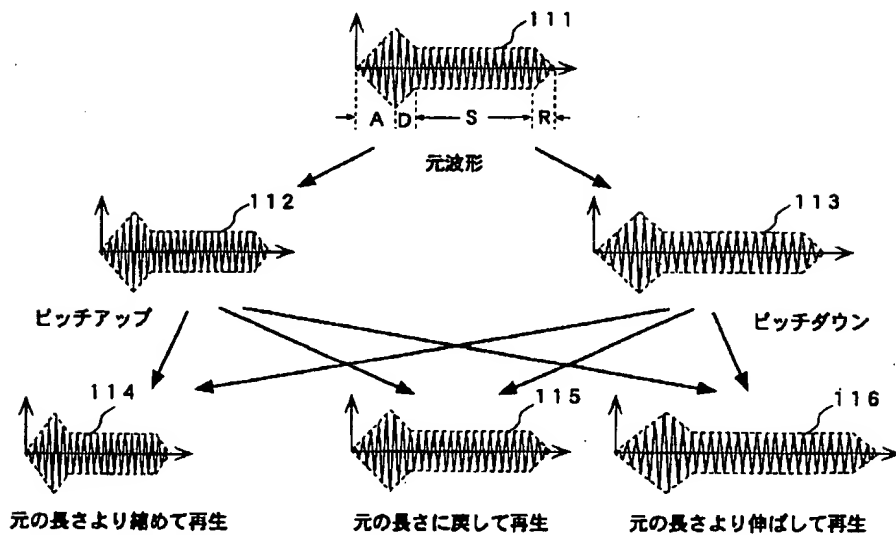
再生時間一定で、ピッチのみを下げる例

【図17】



仮想アドレスをループさせながら圧縮伸張する例

【図18】





【図19】

